

PUB. NO.: 04-107954 [JP 4107954 A]
PUBLISHED: April 09, 1992 (19920409)

ABSTRACT

PURPOSE: To obtain a stable contact by using a laminated structure film composed of titanium layer and titanium compound layer as the underlay film of a top layer aluminum distribution layer coming into contact with a sublayer aluminum distribution layer via connection hole.

CONSTITUTION: Because an aluminum-modified layer 201 is formed on the surface of an aluminum distribution layer 4 in a connection hole 6 during the forming process of the connection hole 6, sputter-etching by argon ion 202 is applied to the distribution film 4. Then, a titanium film 101 is accumulated in vacuum on the whole surface and a titanium nitride film 102 is accumulated on the titanium film 101. After that, an aluminum alloy film 1-03 is further accumulated and a three-layer structure distribution layer 100 is patterned thereon. When heat treatment is applied further, particles 204 remaining in the surface 205 of the distribution layer 4 in a via hole part are decomposed by the titanium film 101 and $\text{TiAl}(\text{sub } 3)$ layer 206 is formed simultaneously. Thus, it is possible to obtain a stable via hole resistance.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-107954

⑤ Int. Cl.³

識別記号

庁内整理番号

④ 公開 平成4年(1992)4月9日

H 01 L 21/90
21/3205

A 6810-4M

6810-4M H 01 L 21/88

R

審査請求 未請求 請求項の数 2 (全13頁)

⑬ 発明の名称 半導体集積回路装置の配線接続構造およびその製造方法

⑭ 特 願 平2-227061

⑮ 出 願 平2(1990)8月28日

⑯ 発 明 者 原 田 繁 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑯ 発 明 者 有 馬 純 一 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑯ 発 明 者 藤 木 謙 昌 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑰ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑱ 代 理 人 弁理士 深見 久郎 外2名

明 細 書

1. 発明の名称

半導体集積回路装置の配線接続構造およびその製造方法

2. 特許請求の範囲

(1) 多層アルミニウム配線層の各層が接点孔を通じて接続された半導体集積回路装置の配線接続構造であって、

主表面を有する半導体基板と、

前記半導体基板の主表面上に形成された第1のアルミニウム配線層と、

前記第1のアルミニウム配線層の上に形成され、前記第1のアルミニウム配線層の表面に達する貫通孔を有する絶縁層と、

前記絶縁層の上に形成され、前記貫通孔を通じて前記第1のアルミニウム配線層に電気的に接続された第2のアルミニウム配線層とを備え、

前記第2のアルミニウム配線層は、

前記貫通孔を通じて前記第1のアルミニウム配線層の表面に接触するように前記絶縁層の上に形

成されたチタン層と、

前記チタン層の上に形成されたチタン化合物層と、

前記チタン化合物層の上に形成されたアルミニウム含有層とを含む、半導体集積回路装置の配線接続構造。

(2) 多層アルミニウム配線層の各層が接点孔を通じて接続された半導体集積回路装置の配線接続構造の製造方法であって、

半導体基板の主表面上に第1のアルミニウム配線層を形成する工程と、

前記第1のアルミニウム配線層の上に絶縁層を形成する工程と、

前記絶縁層を選択的に除去することにより、少なくとも前記第1のアルミニウム配線層の表面を露出させる貫通孔を形成する工程と、

前記貫通孔を通じて前記第1のアルミニウム配線層の表面に接触するように前記絶縁層の上にチタン層を形成する工程と、

前記チタン層の上にチタン化合物層を形成する

工程と、

前記チタン化合物層の上にアルミニウム含有層を形成する工程とを備えた、半導体集積回路装置の配線接続構造の製造方法。

3. 発明の明確な説明

【産業上の利用分野】

この発明は、半導体集積回路装置の配線接続構造およびその製造方法に関し、特に、多層アルミニウム配線層の各層が接続孔を通じて接続された半導体集積回路装置の配線接続構造およびその製造方法に関するものである。

【従来の技術】

半導体装置においては、通常、半導体基板上にトランジスタ等の素子（エレメント）が形成される。これらの素子間や、素子と外部回路との間を電気的に接続するために、各種の配線が半導体基板上に形成される。従来、これらの配線としては、多結晶シリコン膜、高融点金属膜、高融点金属シリサイド膜、アルミニウム膜やアルミニウム合金膜等が用いられてきた。最近、高導性が要求され、

高導化が図られた半導体集積回路装置においては、配線抵抗を小さくする必要がある。そのため、比抵抗の小さいアルミニウム膜やアルミニウム合金膜によって形成されたアルミニウム多層配線構造が半導体集積回路装置において必須の配線構造となっている。

第6図は、従来の半導体集積回路装置におけるアルミニウム多層配線構造の一例を示す部分断面図である。図において、シリコン半導体基板1の上にはDRAM（Dynamic Random Access Memory）セル2がスタック・セル構造を有するように形成されている。このDRAMセル2の上には、下地絶縁膜3が形成されている。この下地絶縁膜3の上には、互いに所定の間隔を隔てて第1アルミニウム配線層4が形成されている。第1アルミニウム配線層4を覆うように、層間絶縁膜5が形成されている。層間絶縁膜5には接続孔（ビア・ホール（via-hole）あるいはスルー・ホール（through-hole）と呼ばれる）6が形成されて

いる。第2アルミニウム配線層7は、層間絶縁膜5の上に形成され、接続孔6を通じて第1アルミニウム配線層4に接続されている。これらのDRAMセル2や第1アルミニウム配線層4および第2アルミニウム配線層7を覆い、外部から侵入する水分等から保護するために保護絶縁膜8が形成されている。

第6図に示される従来のアルミニウム多層配線構造においては、第1アルミニウム配線層と第2アルミニウム配線層との接続部（以下、ビア・ホール部と称する）の安定性が、半導体装置の歩留りや信頼性レベルを技術的に左右する。以下、第6図に示される従来のアルミニウム多層配線構造の製造方法について、特にビア・ホール部の形成に着目して説明する。なお、多層配線構造としては、多結晶シリコン配線、高融点金属配線、高融点金属シリサイド配線、およびアルミニウム配線を組合わせたものが一般的である。しかし、ここでは第1層の配線および第2層の配線が共にアルミニウム配線であるアルミニウム2層配線構造

の場合について説明する。

第7A図～第7C図は従来の半導体集積回路装置におけるアルミニウム2層配線構造の製造方法を工程順に示す部分断面図である。

第7A図を参照して、シリコン半導体基板1の表面にDRAMセル2が形成される。このDRAMセル2は、素子分離用酸化膜301、トランスファ・ゲート電極302、不純物拡散層303、ワード線304、記憶ノード305、キャパシタ絶縁膜306、セルプレート307および絶縁膜309から構成されている。

第7B図を参照して、DRAMセル2の形成されたシリコン半導体基板1の全面に下地絶縁膜3が形成される。その後、写真製版技術やエッチング技術を用いて下地絶縁膜の所定の部分にコンタクト孔308が開孔される。このコンタクト孔308を通じて不純物拡散層303に電気的に接触するように、ビット線として、第1アルミニウム配線層4が形成される。

最近、サブミクロン・オーダーに各エレメントの

サイズが微細化された半導体集積回路装置においては、第1アルミニウム配線層4として、窒化チタン(TiN)やチタン・タングステン(TiW)などのバリアメタル膜310と、Al-Si-Cuなどのアルミニウム合金膜311とが混合させられた調達の配線層が用いられる。このような調達のアルミニウム配線層は以下の理由により用いられる。

① コンタクト部においてアルミニウムとシリコン基板(不純物拡散層)とが直接接触すると、局部的に異常反応(アロイスバイク)が起こる。これにより、その反応層が不純物拡散層の領域を突き破って、シリコン基板の下方に延びる。その結果、不純物拡散層の接合リークが発生する。これを防止するためにバリアメタル膜がシリコン基板(不純物拡散層)と直接接触するように形成される。

② アルミニウム合金膜中のシリコンが周囲エピタキシャル成長によりコンタクト部に析出する。これにより、接触不良が発生する。これを防止す

るために、バリアメタル膜がアルミニウム合金膜の下に形成される。

③ アルミニウム配線層の上層には層間絶縁膜や保護絶縁膜が形成される。これらの上層の絶縁膜の膜応力によりアルミニウム配線が破壊する。このようなストレス・マイグレーション現象に対する耐性を高めるために、バリアメタル膜がアルミニウム合金膜の下に形成される。

第1アルミニウム配線層4を構成する膜は、通常、スパッタ法で堆積された後、写真製版技術やエッチング技術を用いてパターンニングされることにより形成される。

なお、第1アルミニウム配線層をチタン膜と窒化チタン膜とアルミニウム合金膜との積層構造で構成したものは、特開昭64-59937号公報、特開昭61-90445号公報に開示されている。

第7C図を参照して、第1アルミニウム配線層4の全面上に層間絶縁膜5が形成される。この層間絶縁膜5は、たとえば化学気相成長法(CVD: Chemical Vapor Deposit

ion)により形成されたシリコン酸化膜321と、無機塗布絶縁膜322と、CVD法により形成されたシリコン酸化膜323とが混合させられた絶縁膜である。

シリコン酸化膜321は、通常、シラン(SiH₄)ガスと酸素(O₂)ガスあるいは窒素酸化窒素(N₂O)ガスとの混合ガスを用いて、300~450℃での形成温度で熱やプラズマを利用したCVD法によって形成される。また、最近では、ステップ・カバレッジが良好であるという特徴を持つ、TEOS(Tetra-Ethyl-Oxide-Silicate)等の有機シラン系の材料を用いてシリコン酸化膜が形成される。

平坦化のために形成される無機塗布絶縁膜322は、シラノール(Si(OH)₃)等を主成分とするのが一般的である。このシラノール等を主成分とする材料を回転塗布した後、400~450℃の温度でベーク処理を施し、シリコン酸化膜化することにより、CVD法で形成されたシリコン酸化膜321の表面が平坦化される。なお、こ

の無機塗布絶縁膜322は、吸湿性が高いので、パイア・ホール部の側壁に露出すると、ガス放出などの悪影響を及ぼす。そのため、無機塗布絶縁膜322の表面がパイア・ホール部の側壁において露出しないように、フッ素系ガスやアルゴンガスによるドライエッチング技術を用いてエッチバック処理がこの無機塗布絶縁膜322に施される。

無機塗布絶縁膜322の上には、シリコン酸化膜321の形成と同様の方法により、シリコン酸化膜323が形成される。

第7D図を参照して、第1アルミニウム配線層4の所定の表面領域を露出するように、接触孔6が写真製版技術とエッチング技術を用いて開孔される。この工程は以下に行なわれる。

写真製版技術を用いて接触孔6が形成される領域以外の領域がフォトリソスト324で覆われる。その後、層間絶縁膜5がたとえば、ナーバ・エッチング法を用いて選択的に除去されることにより、接触孔6が開孔される。ナーバ・エッチング法とは、フッ素系溶液による湿式エッチングと、CH

F、とO₂ガス等を主成分とした混合ガスを用いた反応性イオンエッチングとを組合わせたエッチング法をいう。

なお、フォトリジスト324およびエッチング時に生ずる反応生成物等は、エッチング後に酸素(O₂)プラズマや湿式化学処理法を用いて除去される。

第7E図を参照して、接続孔6の形成工程中に、第1アルミニウム配線層4の表面はCHF₃等のフッ素系ガスや酸素ガスのプラズマにさらされるため、接続孔6における第1アルミニウム配線層4の表面には100Å程度のアルミニウムの実質層(フッ化物や酸化物を含む層)201が形成されている。そのため、これらの薄いアルミニウムの実質層からなる絶縁膜を除去し、安定なコンタクト抵抗を得るために、第2アルミニウム配線層が形成される前に、アルゴンイオン(Ar⁺)202を用いたスパッタ・エッチング処理が施される。

第7F図で示されるように、その後、真空中で

配線の微細化に伴い、接続孔6の径が小さくなる。接続孔6の径がサブミクロン・レベルになると、その接続孔6の部分における電気的な接続の安定性や信頼性に問題が生じてくる。

前述のように、従来、第2アルミニウム配線層7を形成する前に、アルゴンイオンによるスパッタ・エッチング処理が施される。これは、第8A図に示されるように、接続孔6における第1アルミニウム配線層4の表面に形成されたアルミニウムの実質層(フッ化物や酸化物を含む層)201をアルゴンイオン202によって除去するものである。接続孔6のアスペクト比(B/A)〔A:接続孔の径、B:層間絶縁膜の厚さ(1μm程度)〕が1以下と比較的小さい従来の構造の場合には、第8A図に示されるように、アルゴンイオン202によりスパッタされたアルミニウムのフッ化物や酸化物の粒子203が接続孔6の外周まで十分に飛散する。そのため、アルミニウムの実質層201が除去されることにより、接続孔6における第1アルミニウム配線層4の表面を滑らかな表面に

連続して、第2アルミニウム配線層7がスパッタ法を用いて堆積される。この第2アルミニウム配線層7としては、Al-Si、Al-Si-Cu、Al-Cu等のアルミニウム合金膜が用いられる。なお、これらの膜は、第1アルミニウム配線層と同様に、写真製版技術やエッチング技術を用いてパターンニングされることにより形成される。

さらに、接続孔6における第1アルミニウム配線層4と第2アルミニウム配線層7との電気的なコンタクトを取るために、第2アルミニウム配線層7が形成された後、400~450℃程度の温度で熱処理が施される。

最後に、第7G図に示すように、半導体素子や配線を外部から侵入してくる水分等から保護するために、シリコン酸化物膜やシリコン窒化物等の保護絶縁膜8が、第2アルミニウム配線層7の上にCVD法を用いて堆積される。

〔発明が解決しようとする課題〕

従来のアルミニウム多層配線構造の問題点について以下に述べる。

することが可能であった。

しかしながら、アスペクト比(B/A)が1を超える、サブミクロン・レベルの径を有する接続孔6においては、第8B図に示すように、アルゴンイオン202によりスパッタされたアルミニウムのフッ化物や酸化物の粒子203の一部が接続孔6の側壁に妨げられ、接続孔6の外周まで飛散することができない。このため、接続孔6の内部にそれらの粒子の一部204が再付着してしまうという現象が生ずる。

その結果、そのまま真空中で連続して第2層アルミニウム配線層7を堆積した場合でも、第9図に示すように、電気的コンタクトがとられるべき、接続孔6における第1アルミニウム配線層4と第2アルミニウム配線層7との界面205に、スパッタ・エッチング処理時に再付着したアルミニウムのフッ化物や酸化物の粒子204が存在することになる。これにより、第2アルミニウム配線層の形成後の400~450℃程度の熱処理において、第1アルミニウム配線層と第2アルミニウム

配線層との界面205におけるミキシングが十分に行なわれない。

その結果として、接触孔6においてコンタクト抵抗(以下、バイア・ホール抵抗と称する)の増加やオープン不良(第1アルミニウム配線層と第2アルミニウム配線層とが導通しないという不良)が引き起こされる。

また、上述の400~450℃の熱処理により、初期のバイア・ホール抵抗値が正常となったものでも、第1アルミニウム配線層と第2アルミニウム配線層との界面205におけるミキシングが十分になされていない。そのため、エレクトロ・マイグレーション耐量やストレス・マイグレーション耐量などの接触孔6における信頼性が劣化するという問題点があった。

このような問題は、アスペクト比(B/A)が益々大きくなる今後のサブミクロン・オーダーに微細化された半導体集積回路装置、ハーフミクロン・オーダーに微細化された半導体集積回路装置において顕著な問題となるものである。

ア・ホール部におけるエレクトロ・マイグレーション耐量やストレス・マイグレーション耐量等の信頼性のレベルを向上させ、高品質で高歩留りの半導体集積回路装置の配線接続構造およびその製造方法を提供することを目的とする。

(問題を解決するための手段)

この発明に従った半導体集積回路装置の配線接続構造は、半導体基板と、第1のアルミニウム配線層と、絶縁層と、第2のアルミニウム配線層とを備える。第1のアルミニウム配線層は、半導体基板の主表面上に形成されている。絶縁層は、第1のアルミニウム配線層の上に形成され、その第1のアルミニウム配線層の表面に達する貫通孔を有する。第2のアルミニウム配線層は、絶縁層の上に形成され、貫通孔を通じて第1のアルミニウム配線層に電気的に接続されている。第2のアルミニウム配線層は、タタン層と、タタン化合物層と、アルミニウム含有層とを含む。タタン層は、貫通孔を通じて第1のアルミニウム配線層の表面に接触するように絶縁層の上に形成されている。

なお、アスペクト比(B/A)の点だけからいえば、シリコン半導体基板やアルミニウム以外の下層配線とのコンタクト孔、たとえば、第7図に示されるようなコンタクト孔308においても同様のことがいえる。しかしながら、このコンタクト孔308においては、フッ酸や他の最適な酸・アルカリによる洗浄処理を用いることにより、その表面に形成された自然酸化膜や実質層等を選択的に除去することが可能である。

これに対し、上述のようなバイア・ホール部の場合には、下層配線が酸やアルカリの腐食に強いアルミニウム配線層から構成される。そのため、上記のような強い酸やアルカリによる洗浄処理によって実質層等を除去することが不可能である。

そこで、この発明は、上記のような問題点を解消するためになされたもので、下層のアルミニウム配線層と上層のアルミニウム配線層との接触面において、下層のアルミニウム配線層と上層のアルミニウム配線層との界面のミキシングを促進し、安定なバイア・ホール抵抗を有するとともに、バイ

タタン化合物層は、タタン層の上に形成されている。アルミニウム含有層は、タタン化合物層の上に形成されている。

この発明に従った半導体集積回路装置の配線接続構造の製造方法によれば、まず、第1のアルミニウム配線層が半導体基板の主表面上に形成される。絶縁層は第1のアルミニウム配線層の上に形成される。この絶縁層を選択的に除去することにより、少なくとも前記第1のアルミニウム配線層の表面を露出させる貫通孔が形成される。その貫通孔を通じて第1のアルミニウム配線層の表面に接触するようにタタン層が絶縁層の上に形成される。タタン化合物層はタタン層の上に形成される。アルミニウム含有層はタタン化合物層の上に形成される。

(作用)

この発明の配線接続構造においては、貫通孔の部分で下層の第1のアルミニウム配線層と接触する上層の第2のアルミニウム配線層の下敷膜として、タタン層とタタン化合物層とからなる積層膜

道が採用されている。下層の第1アルミニウム配線層の表面にはチタン層が被覆する。このチタン層は、フッ素や酸素との結合力が強いので、被覆孔の部分で下層の第1アルミニウム配線層の表面にスパッタ・エッチング処理時の再付着によるアルミニウムのフッ化物や酸化物の粒子が残存しても、以下のような役割を果たす。

① チタン層は、アルミニウムのフッ化物や酸化物の粒子をチタンのフッ化物や酸化物として取り込み、分解させる。

② チタン層は、下層の第1アルミニウム配線層と反応して、金属間化合物(TiAl₃)を形成することにより、第1アルミニウム配線層と第2アルミニウム配線層との間の界面を十分に反応させる。

一方、チタン層の上に形成されるチタン化合物層は、下層の第1アルミニウム配線層と接するチタン層が上層のアルミニウム含有層と先に反応してしまうのを防止し、チタン層が下層の第1アルミニウム配線層と優先的に反応するように作用す

る。

つまり、チタン化合物層が形成されない場合には、チタン層と上層のアルミニウム含有層との界面には両者の反応を妨げる層が存在しない。そのため、チタン層は下層の第1アルミニウム配線層と反応する前に先に上層のアルミニウム含有層と200~300℃程度の比較的低い温度で容易に反応し、金属間化合物(TiAl₃)を形成してしまう。この場合、チタン層は被覆孔の部分において下層の第1アルミニウム配線層の表面に残存するアルミニウムのフッ化物や酸化物を十分に分解せず、下層の第1アルミニウム配線層と反応して金属間化合物を形成しない。

これに対し、チタン層の上に、アルミニウムとの反応性が小さいチタン化合物層を設けると、チタン層と上層のアルミニウム含有層との反応が抑制される。そのため、上層のアルミニウム含有層を形成した後、300~450℃で熱処理することにより、被覆孔の部分において下層の第1アルミニウム配線層の表面に残存するアルミニウムの

フッ化物や酸化物(スパッタ・エッチング処理時の再付着によるもの)がチタンのフッ化物や酸化物として取り込まれ、分解される。また、チタン層と下層の第1アルミニウム配線層とが反応し、金属間化合物(TiAl₃)が形成され、チタン化合物層はチタン層と第1アルミニウム配線層との界面を十分に反応させる役割を果たす。

このようにして、サブミクロン・レベルの区画を有する被覆孔においても電気的なコンタクト低抵抗(バイア・ホール低抵抗)が安定となる。また、エレクトロ・マイグレーション耐量やストレス・マイグレーション耐量等のバイア・ホール部分における信頼性のレベルも向上する。

【実施例】

以下、この発明の一実施例を図について説明する。

第1図は、この発明に従った配線被覆構造の一例を示す部分断面図である。図において、シリコン半導体基板上には、DRAMセル2が形成されている。このDRAMセル2の上には、下地

絶縁膜3が形成されている。下地絶縁膜3の上には、互いに間隔を隔てて第1アルミニウム配線層4が形成されている。第1アルミニウム配線層4を覆うように層間絶縁膜5が形成されている。層間絶縁膜5には、第1アルミニウム配線層4の表面に達するように開孔された被覆孔6が形成されている。この被覆孔6を介して第1アルミニウム配線層4と電気的に接続するように、第2アルミニウム配線層100が層間絶縁膜5の上に形成されている。第2アルミニウム配線層100は、チタン膜101と窒化チタン膜102とアルミニウム膜またはアルミニウム合金膜103とからなる。チタン膜101は、第2アルミニウム配線層100の下地膜として形成され、第1アルミニウム配線層4の表面と接する。窒化チタン膜102は、第2アルミニウム配線層100の下地膜として形成され、チタン膜101の上に形成される。アルミニウム膜またはアルミニウム合金膜103は、窒化チタン膜102の上に形成される。この配線構造を外部配線域から保護するために保護絶縁膜8

が全面上に形成されている。なお、チタン膜101と第1アルミニウム配線層4との反応によって、その界面に金属間化合物(TiAl₃)層206が形成されている。

次に、第1図に示される配線接続構造の一実施例において、特に下層の第1アルミニウム配線層4と上層の第2アルミニウム配線層100との接続部(パイア・ホール部)の形成方法について説明する。第2A図～第2C図は、第1図に示された配線接続構造の形成方法を工程順に示す部分断面図である。

なお、従来の技術において第7A図～第7D図を参照して説明された形成工程は本発明の形成工程と同様であるので、その説明を省略する。

第2A図を参照して、接続孔6の形成工程中に、CHF₃等のフッ素系ガスや酸素ガスのプラズマにさらされるため、接続孔6における第1アルミニウム配線層4の表面には100Å程度の厚さを有するアルミニウムの実質層(フッ化物や酸化物を含む層)201が形成されている。この厚い実

質層201を除去し、安定なパイア・ホール抵抗を得るために、まず、アルゴンイオン202によるスパッタ・エッチング処理が施される。

第2B図を参照して、アスペクト比(B/A)が1を超えるサブミクロン・レベルの接続孔6の場合には、アルゴンイオン202によるスパッタ・エッチング処理だけでは、前述のように、アルゴンイオンによりスパッタされたアルミニウムのフッ化物や酸化物の粒子の再付着が発生する。そのため、接続孔6における第1アルミニウム配線層の表面205には、アルミニウムのフッ化物や酸化物の粒子204が残存する。

第2C図に示すように、アルミニウムの実質層201の大部分がスパッタ・エッチング処理によって除去された後に、残存したわずかなアルミニウムの実質物の粒子204を分解するために、チタン膜101が真空中で通流して、スパッタ法を用いて50～150Å程度の膜厚で全面に堆積される。

次に、第2D図を参照して、チタン膜101の

上に窒化チタン膜102が500～1000Å程度の膜厚で堆積される。この堆積方法としては、通常、ターゲットを用いて、Ar+N₂ガスの雰囲気中でスパッタする反応性スパッタ法が用いられる。この窒化チタン膜102は、パイア・ホール部において第1アルミニウム配線層4と接するチタン膜101が上層のアルミニウム含有膜と先に反応してしまうのを抑制する役割を果たす。このため、上層のアルミニウム含有膜との反応性が小さく、かつパイア・ホール抵抗の増加をできるだけ抑えるために、250～400μΩ・cm程度の比抵抗の小さい窒化チタン膜が用いられる。

なお、通常、シリコン基板とのコンタクト部においてバリアメタル膜として用いられる窒化チタン膜は、シリコンやアルミニウムに対するバリア性が必要であるので、400～2000μΩ・cm程度の比抵抗の高い膜が用いられる。しかしながら、このような窒化チタン膜をパイア・ホール部で用いると、パイア・ホール抵抗が従来の構造に比べて数倍に高くなってしまいう問題があ

る。パイア・ホール部で用いられる窒化チタン膜102は、前述のように、チタン膜101と上層のアルミニウム含有膜との反応を抑制することを目的として形成される。そのため、この窒化チタン膜102はアルミニウムに対するバリア性をあまり必要としない。このことから、250～400μΩ・cm程度の比抵抗の小さい窒化チタン膜を用いることができる。その結果として、パイア・ホール抵抗の増加も50%以下と実用上、問題のないレベルにすることができる。

また、窒化チタン膜102の膜厚は、下層のチタン膜101が上層のアルミニウム含有膜と反応するのを抑制すること、およびパイア・ホール抵抗の増加を実用上問題のないレベルに抑えることを理由として、500～1000Å程度とされる。

その後、第2E図を参照して、第2アルミニウム配線層100の最上層として、たとえば、Al-Si-Cu膜のようなアルミニウム合金膜103が通流してスパッタ法で堆積される。次に、チタン膜101、窒化チタン膜102およびアルミ

ニウム合金膜103からなる3層構造の第2アルミニウム配線層100が、第1アルミニウム配線層4と同様に、写真製版技術やエッチング技術を用いてパターンニングされる。

さらに、第2F図を参照して、第1アルミニウム配線層4と第2アルミニウム配線層100との間の界面のミキシングを促進するために、300～450℃の温度で15～60分程度の熱処理が施される。これにより、パイア・ホール部における第1アルミニウム配線層4の表面205に残存しているアルミニウムのフッ化物や酸化物の粒子204がチタン膜101の作用により分解させられる。また、第1アルミニウム配線層4とチタン膜101とが反応し、金属間化合物(TiAl₃)層206が形成される。

第3A図および第3B図には、第1アルミニウム配線層4と第2アルミニウム配線層100との間の界面のミキシング作用を説明するために、その断面構造が拡大して示されている。第3A図を参照して、スパッタ・エッチング処理時における

ミキシング作用が促進させられる。

最後に、第2G図を参照して、半導体基板上に形成された半導体素子や配線を外部から侵入してくる水分等から保護するために、シリコン酸化膜やシリコン窒化膜等の保護絶縁膜8が、第2アルミニウム配線層100の上にCVD法を用いて堆積される。

なお、この発明の配線接続構造において用いられるチタン膜101の膜厚については、以下の理由により最適値が存在するので、第4図を参照して説明する。

第2アルミニウム配線層100が形成された後、300～450℃の熱処理によって、チタン膜101は第1アルミニウム配線層4と反応し、金属間化合物(TiAl₃)層206を形成する。それと同時に、チタン膜101は、第1アルミニウム配線層4の中に1～2重量%程度含まれるシリコン207とも反応し、TiSi₂層208をも形成する。この第1アルミニウム配線層4の中のシリコンは、シリコン基板とのコンタクト部308

アルミニウムのフッ化物や酸化物の粒子の残存により、第1アルミニウム配線層4の表面205にアルミニウムの実質物の粒子204が、第2アルミニウム配線層100の形成後においても残存している。この粒子204は、第1アルミニウム配線層4と第2アルミニウム配線層100との間の界面205におけるミキシング作用を妨げる。

そのため、第3B図に示されるように、第2アルミニウム配線層100を形成した後、上述のように300～450℃の温度で15～60分程度の熱処理が施される。これにより、アルミニウムの実質物の粒子204は、チタンの酸化物やフッ化物として取込まれ、分解させられる。これは、チタン膜101がアルミニウムの実質物を構成するフッ素や酸素との結合力が強く、300～450℃の熱処理で、容易にチタンのフッ化物や酸化物を形成するためである。さらに、この熱処理で、第1アルミニウム配線層4とチタン膜101とが反応し、金属間化合物(TiAl₃)層206が形成される。これにより、この界面205にお

ける接合リークを防止するために添加されている。つまり、第1アルミニウム配線層4のバリアメタル膜として用いられる、比抵抗の高い(400～2000μΩ・cm程度)窒化チタン膜310を形成するだけでは、シリコンやアルミニウムに対するバリア性が完全ではないからである。

第2アルミニウム配線層100の下地膜として用いられるチタン膜101の膜厚が大きすぎると、第1アルミニウム配線層4の中のシリコン濃度の低下を招き、コンタクト部308において接合リークが発生してしまう。一方、チタン膜101の膜厚が小さすぎると、第3A図および第3B図を参照して説明されるような、アルミニウムのフッ化物や酸化物の粒子の分解や界面のミキシング作用の促進という効果が十分でなくなる。

以上のような理由で、この発明の配線接続構造に用いられるチタン膜101の膜厚には上下限値が存在する。本発明者等の実験によって得られた知見によれば、チタン膜101の膜厚は50Å以上150Å以下の範囲内であるのが望ましい。

なお、上記の実施例では、第2アルミニウム配線層を構成するアルミニウム合金膜103とチタン膜101との反応を抑制するために、チタン膜101の上に酸化チタン膜102を設ける場合について述べている。しかしながら、同時に両者の相互反応を抑制する働きをする酸化チタン膜や酸化チタン膜などの他のチタン化合物膜であっても同様の効果を得る。これらの膜は、いずれも上記実施例と同様に反応性スパッタ法を用いて堆積することができる。つまり、酸化チタン膜を堆積する場合には、 $Ar + O_2$ ガス雰囲気中で、酸化チタン膜を堆積する場合には $Ar + O_2 + N_2$ ガス雰囲気中で、それぞれTiをターゲットとして用いてスパッタすれば、所望のチタン化合物膜を堆積することができる。

また、上記実施例では、アルミニウム2層配線構造について述べたが、3層以上のアルミニウム多層配線構造を有する半導体集積回路装置に本発明を適用しても同様の効果を得る。

さらに、上記実施例では、半導体基板の表面に

DRAMセルが形成された半導体集積回路装置に本発明を適用した場合について述べたが、他の素子が形成された半導体集積回路装置に適用しても同様の効果を得る。

たとえば、半導体基板の表面にSRAM (Static Random Access Memory) セルが形成された半導体集積回路装置に、本発明に従ったアルミニウム多層配線構造を適用した実施例が第5図に示されている。SRAMセルを有する半導体集積回路装置の構造に関する詳細な説明は省略し、その主な構成のみを述べるにとどめる。

第5図を参照して、シリコン半導体基板1の表面にダブルウェル・CMOS (Complementary Metal Oxide Semiconductor) 構造を有するSRAMセル410が形成されている。シリコン半導体基板1には、p型ウェル領域411とn型ウェル領域412とが隣接して形成されている。これらのウェル領域411および412を電気的に分離する

ために、シリコン半導体基板1の上に素子分離用酸化膜413が図隔を隔てて形成されている。p型ウェル領域411には互いに図隔を隔てたn型不純物拡散層415が形成され、それらの間にゲート電極414が形成されている。また、n型ウェル領域412には、互いに図隔を隔てたp型不純物拡散層416が形成され、それらの間にゲート電極414が形成されている。ゲート電極414を覆うように絶縁膜409が形成されている。この絶縁膜409の上には多結晶シリコン配線層417が図隔を隔てて形成されている。SRAMセル410の上には下地絶縁膜3が堆積されている。この下地絶縁膜3および絶縁膜409には、n型不純物拡散層415またはp型不純物拡散層416の表面に達するコンタクト孔418が形成されている。このコンタクト孔418を介して不純物拡散層415または416に接続するように第1アルミニウム配線層4が下地絶縁膜3の上に形成されている。第1アルミニウム配線層4と第2アルミニウム配線層100との接続構造につい

ては、第1図に示された構造と同様である。

同様に、シリコン半導体基板1の表面に形成される素子は、DRAMセルやSRAMセル以外の他の素子、たとえば、EPROM (Erasable Programmable Read Only Memory) セル、EEPROM (Electrically Erasable Programmable ROM) セル、マイクロコンピュータ回路素子、CMOS論理回路素子、バイポーラ・トランジスタ素子等の他の構造を有する素子であってもよい。

【発明の効果】

以上のように、この発明によれば、下層のアルミニウム配線層と接続孔を介して接する上層のアルミニウム配線層の下敷膜として、チタン膜とチタン化合物膜とからなる膜層構造膜を用いることにより、多層アルミニウム配線構造の接続孔の部分において安定なコンタクトを得ることができる。そのため、電気的なコンタクト抵抗が安定になるとともに、エレクトロ・マイグレーション耐量や

ストレス・マイグレーション耐量等の接続孔の部分での半導体素子回路装置の信頼性のレベルが向上する。

4. 図面の簡単な説明

第1図は、この発明の一実施例による半導体素子回路装置の配線接続構造を示す部分断面図である。

第2A図、第2B図、第2C図、第2D図、第2E図、第2F図、第2G図は、第1図に示された配線接続構造の形成方法を工程順に示す部分断面図である。

第3A図および第3B図は、第1アルミニウム配線層と第2アルミニウム配線層との界面における作用を説明するためにその接続構造を拡大して示す部分断面図である。

第4図は、この発明の配線接続構造におけるチタン層の最薄層が存在することを説明するために、その配線接続構造を拡大して示す部分断面図である。

第5図は、この発明の他の実施例による半導体

素子回路装置の配線接続構造を示す部分断面図である。

第6図は、従来の半導体素子回路装置の配線接続構造を示す部分断面図である。

第7A図、第7B図、第7C図、第7D図、第7E図、第7F図、第7G図は、第6図に示された従来の配線接続構造の形成方法を工程順に示す部分断面図である。

第8A図および第8B図は、従来の配線接続構造の形成工程において、スパッタ・エッチング処理が施されるときにその状況を示す部分断面図である。

第9図は、従来の配線接続構造を拡大して示す部分断面図である。

図において、1はシリコン半導体基板、3は下地絶縁膜、4は第1アルミニウム配線層、5は層間絶縁膜、6は接続孔、100は第2アルミニウム配線層、101はチタン膜、102は窒化チタン膜、103はアルミニウム膜あるいはアルミニウム合金膜である。

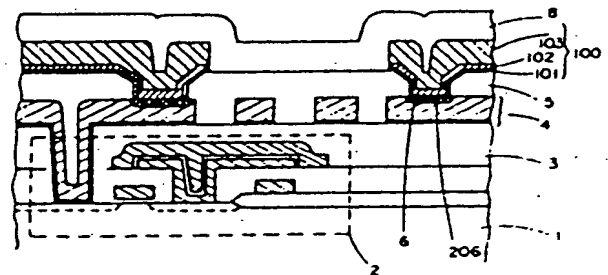
なお、各図中同一符号は同一または相当部分を

示す。

特許出願人 三菱電機株式会社
代理人 弁理士 原 見 久 郎
(ほか2名)

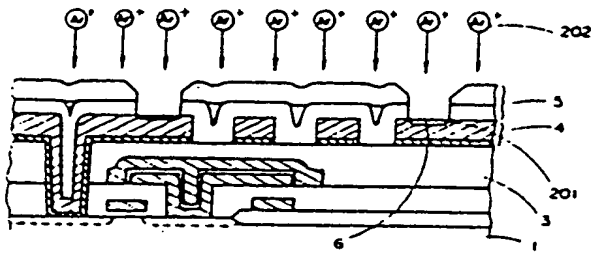


第1図

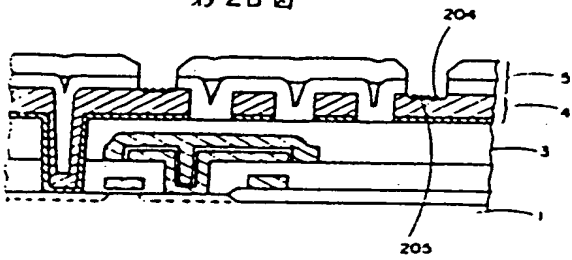


- | | |
|--------------------------|------------------|
| 1. シリコン半導体基板 | 4. 第1アルミニウム配線層 |
| 3. 下地絶縁膜 | 6. 接続孔 |
| 5. 層間絶縁膜 | 100. 第2アルミニウム配線層 |
| 101. チタン膜 | 102. 窒化チタン膜 |
| 103. アルミニウム膜またはアルミニウム合金膜 | 206. 金属層間絶縁膜 |

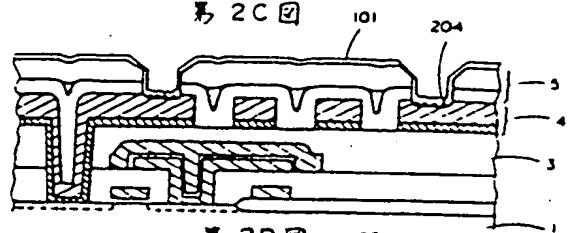
第 2 A 図



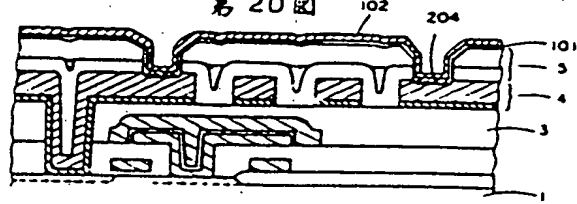
第 2 B 図



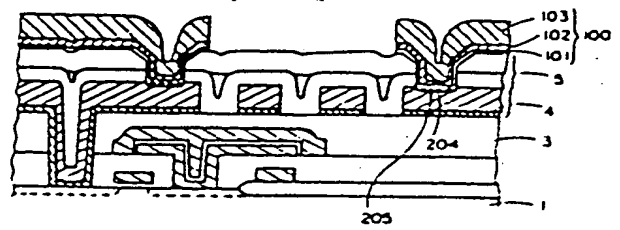
第 2 C 図



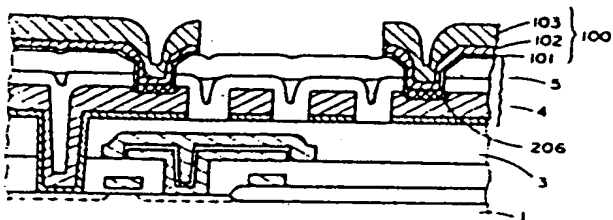
第 2 D 図



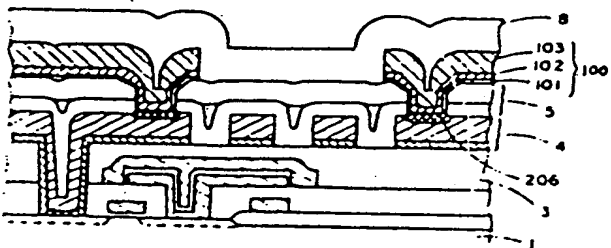
第 2 E 図



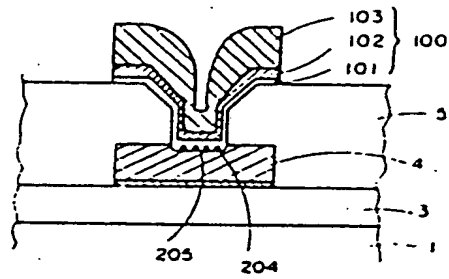
第 2 F 図



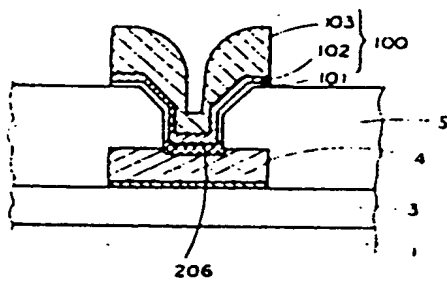
第 2 G 図



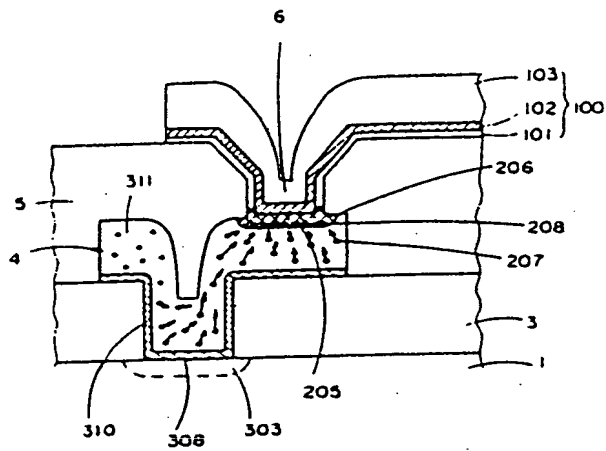
第 3 A 図



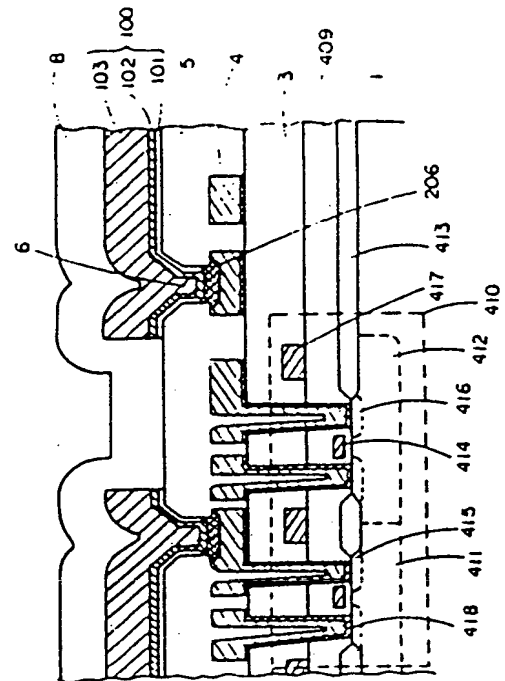
第 3 B 図



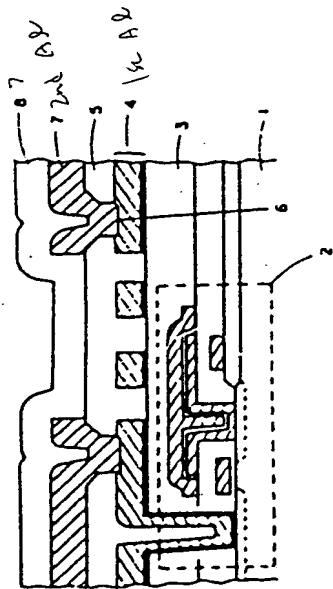
第 4 圖



55



第 6 卷



馬 7 A ⑦

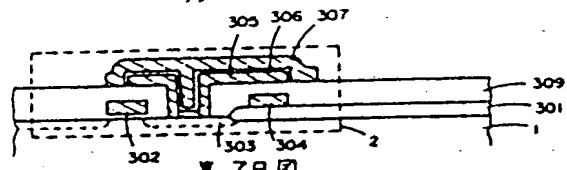
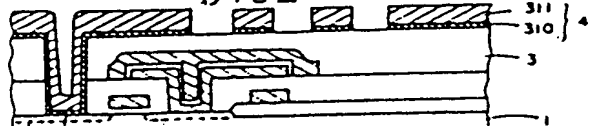
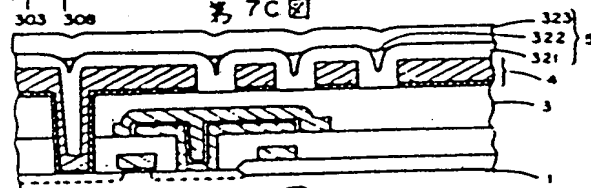


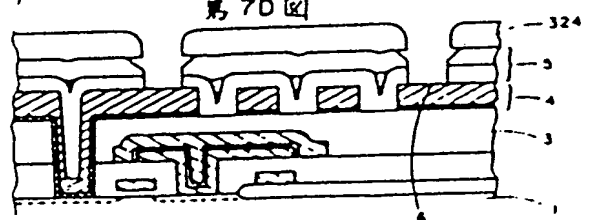
圖 87 男



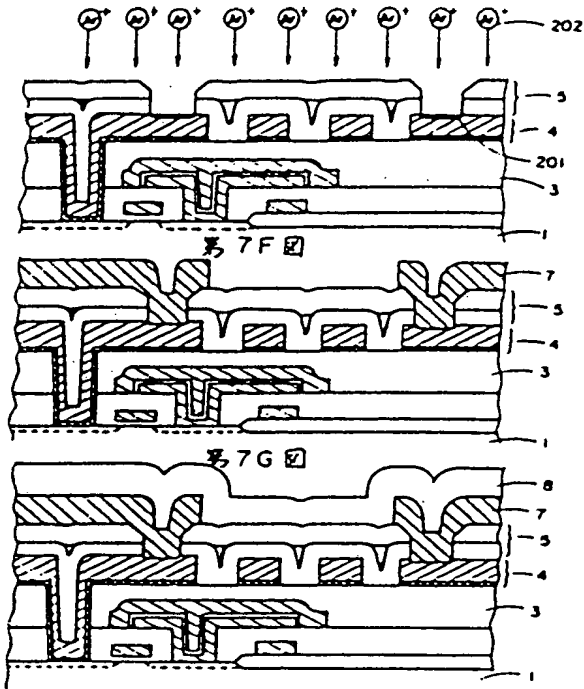
為 7C 圖



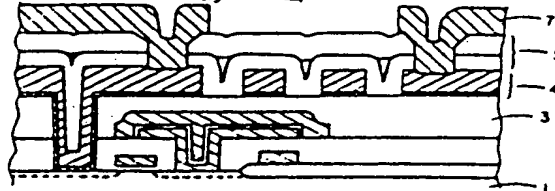
馬 70 國



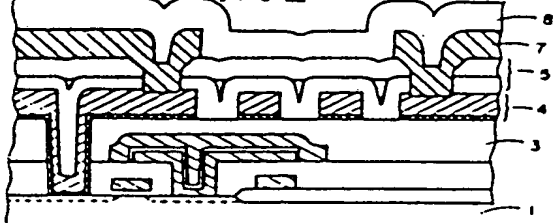
第7E図



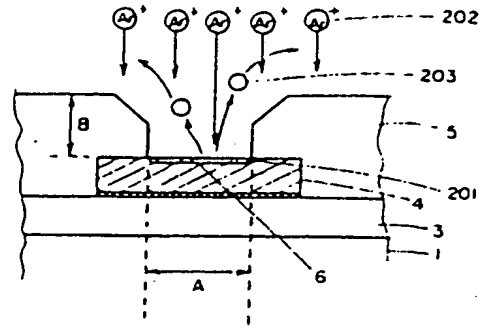
第7F図



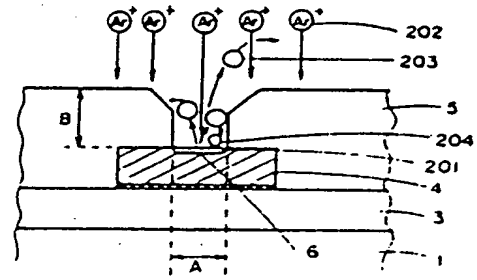
第7G図



第8A図



第8B図



第9図

